

Tema5 estructuras pipeline

Conceptos de pipeline, algoritmos outline

Casos de aplicación, modelos comportamentales, pruebas de los modelos

Modelo de transferencia de registro a registro, parámetros de las signals

Valores de default, parámetros de las restricciones

Tema 6 Uso de recursos específicos para diferentes arquitecturas de dispositivos reconfigurables.

Arquitectura de familias de FPGAs comerciales.

Diseño con primitivas.

Uso de componentes específicos de las FPGAs

Memoria embebida.

Registro de desplazamiento.

Multiplexores.

Líneas de acarreo.

Multiplicadores embebidos.

Introducción a los RPM (Relatively Placed Macros).

Tema7 Uso de paquetes

Declaración del package

Subprogramas con declaración del package

Cuerpo del package, predefiniendo un package estándar

IEEE standart package, std_logic_1164 multivalue logic system

Standart VHDL synthesis package, standart VHDL mathematical package

Tema8 laboratorio de ejemplos